

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2002年12月10日

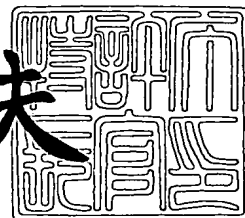
出願番号
Application Number: 特願2002-357550
[ST. 10/C]: [JP2002-357550]

出願人
Applicant(s): 株式会社半導体エネルギー研究所

2003年10月28日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3088945

【書類名】 特許願

【整理番号】 P006791

【提出日】 平成14年12月10日

【あて先】 特許庁長官 太田 信一郎 殿

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 村上 智史

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 宮城 徳子

【特許出願人】

 【識別番号】 000153878

 【氏名又は名称】 株式会社半導体エネルギー研究所

 【代表者】 山崎 舜平

【手数料の表示】

 【予納台帳番号】 002543

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 発光装置およびその作製方法

【特許請求の範囲】

【請求項 1】

第 1 の膜の上に形成された配線と、
前記第 1 の膜の上に前記配線と同じ層で形成された第 2 の膜と、
前記第 1 の膜の上方に形成された第 3 の膜と、
前記第 3 の膜の上に形成された発光素子の電極と
を有し、
前記発光素子の電極は、前記第 2 の膜と、少なくとも一部が重なるように形成されており、
前記発光素子の電極の端部を覆う第 5 の膜の開口部が、前記発光素子の電極と第 2 の膜の重畳部に設けられていること
を特徴とする発光装置。

【請求項 2】

請求項 1 において、前記発光素子の電極には反射膜が設けられていることを特徴とする発光装置。

【請求項 3】

請求項 1 又は請求項 2 において、前記配線と前記第 2 の膜が一体化していることを特徴とする発光装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、前記第 2 の膜の膜厚が前記配線の膜厚と同じ、若しくはそれ以上であることを特徴とする発光装置。

【請求項 5】

第 1 の層間絶縁膜に形成された配線と、
前記第 1 の平坦化絶縁膜上に、前記配線と同じ層で形成された導電性膜と、
前記第 1 の層間絶縁膜の上方に形成された第 2 の層間絶縁膜と、
前記第 2 の層間絶縁膜に形成された発光素子の電極と
を有し、

前記発光素子の電極は、前記導電性膜と、少なくとも一部が重なるように形成されており、

前記発光素子の電極の端部を覆う隔壁層の開口部が、前記発光素子の電極と前記導電性膜との重畳部に設けられていること

を特徴とする発光装置。

【請求項 6】

第 1 の層間絶縁膜を形成する工程と、

前記第 1 の層間絶縁膜の上に配線と、導電性膜とを形成する工程と、

前記第 1 の層間絶縁膜の上方に第 2 の層間絶縁膜を形成する工程と、

前記第 2 の層間絶縁膜の上に、前記第 2 の層間絶縁膜を隔てて、前記導電性膜と、少なくとも一部が重なる発光素子の電極を形成する工程と、

前記導電性膜と前記発光素子の重畳部において開口部を有する隔壁層を形成する工程と

を有することを特徴とする発光装置の作製方法。

【請求項 7】

請求項 6 において、前記第 2 の層間絶縁膜の表面を局所的に平坦化し、少なくとも前記導電性膜との重畳部を平坦化する工程を有することを特徴とする発光装置の作製方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、発光装置およびその作製方法に関し、特に平坦化工程を容易にするための構造を適用した発光装置およびその作製方法に関する。

【0 0 0 2】

【従来の技術】

自発光、広視野角、高速応答性、低電圧駆動、低消費電力などの特徴を有する発光素子であるエレクトロルミネセンス (Electro Luminescence ; 以後、E L と略記。) 素子を用いた E L ディスプレイの開発が注目されている。

【0 0 0 3】

E L ディスプレイは、E L 素子の駆動方法によってパッシブマトリックス型とアクティブマトリックス型とに分類される。

【0 0 0 4】

アクティブマトリックス型 E L ディスプレイでは、E L 素子の駆動に薄膜トランジスタ (Thin Film Transistor ; 以後 T F T と略記。) が用いられており、通常、基板上に T F T から成る駆動回路等を形成した後、さらにその上方に E L 素子を形成する。

【0 0 0 5】

アクティブマトリックス E L ディスプレイとしては、例えば、平坦化絶縁膜の上に陽極が設けられており、当該平坦化絶縁膜に設けたコンタクトホールを介して T F T のソース電極と有機 E L 素子の陽極が接続されて構造を有するものが提案されている (例えば、特許文献 1) 。

【0 0 0 6】

【特許文献 1】

特開 2 0 0 0 - 7 7 1 9 1 号公報 (第 2 - 4 頁、第 1 図)

【0 0 0 7】

平坦化絶縁膜の形成方法としては、有機樹脂膜のような自己平坦性を有する膜を成膜して平坦化する方法が非常に簡便な方法としてあげられる。

【0 0 0 8】

しかしながら、有機樹脂膜のような自己平坦性を有する膜の多くは、耐熱性が低い。また、揮発性ある溶剤を含むため、成膜後、膜中からガスが発生して E L 素子を劣化させる要因となることが懸念される。通常、このような膜中から発生するガスに起因した E L 素子の劣化は、適切な処理を施すことにより抑制できる。

【0 0 0 9】

一方で、ガスの発生を懸念して、上記のような有機樹脂膜ではなく、耐熱性が高く、また膜中からガスが発生しないような無機絶縁膜を用いる場合もある。

【0 0 1 0】

但し、膜中からガスが発生しない絶縁膜の多くは、自己平坦性のない膜である

ことが多い。このため、TFTアレイ基板上において各部分のを形成する積層構造の違いにより生じる段差を反映し、絶縁膜の表面は凹凸状となる。凹凸のある絶縁膜上にEL素子の電極を形成した場合、エッジに電界が集中し、EL素子の劣化を加速する要因となり得る。また、絶縁膜上に生じた表面荒れにより生じた凹凸を発光層が被覆しきれず、発光素子の陽極と陰極がショートしてしまうこともある。従って、CMP (Chemical Mechanical Polishing) 等により層間絶縁膜を平坦化するなどの対策が施されている。

【0011】

【発明が解決しようとする課題】

しかしながら、CMPのような基準面からの高さが最も高い部分から除去していくような平坦化方法を用いて絶縁膜を平坦化した場合、各層の積算膜厚が最も大きい部分にも絶縁膜が残るように研磨量など考慮して、絶縁膜を成膜しなければならない。従って、TFTアレイ基板上における各部分の積算膜厚が最も大きい部分と最も小さい部分との差が大きい程、必要な絶縁膜膜厚は厚くなり、成膜装置の性能を越える範囲での成膜が必要となる場合が生じる。また、このような積算膜厚の差が大きい程、絶縁膜の研磨量が増える。従って、研磨速度の速い部分と遅い部分における研磨量の差（相対値ではなく絶対値）が大きくなり、研磨速度のバラツキからの影響が大きくなるという問題がある。

【0012】

以上のような問題を鑑みて、本発明では、平坦化工程における成膜膜厚、研磨量を低減でき、平坦化が容易になるような構造を有する発光装置およびその作製方法を提供することを目的とする。

【0013】

【課題を解決するための手段】

本発明の発光装置は、第1の膜の上に配線と同じ層で形成された第2の膜を設ける、第2の膜表面の平坦化を容易にすることを特徴としている。

【0014】

第1の膜は、自己平坦性を有する膜、若しくは表面を平坦化された膜であると好ましい。

【0015】

第2の膜を設けることで、配線のオーバーエッチングにより第1の膜の表面が荒れ、第1の膜の表面に凹凸が形成されることを阻止できる。

【0016】

従って、第2の膜形成以降の工程において、第2の膜表面および第2の膜上方部の第3の膜表面に発光素子に不良を引き起こすような凹凸が形成されないのであれば、第3の膜表面を平坦化する必要がなくなる。

【0017】

また、第2の膜の表面に凹凸が形成されてしまい、第3の膜表面を平坦化することが必要な場合においても、第2の膜の膜厚を配線と同等又は厚くすることで第3の膜の平坦化が容易になる。

【0018】

これは、第2の膜を設けることにより、第3の膜の表面高さが上がり、第3の膜表面の局所的な平坦化が可能となるためである。

【0019】

これについて図2 (A), (B) を用いて説明する。図2 (A), (B) において、膜301上には膜302が形成されている。さらに、膜301および膜302を覆うように膜303が形成されている。膜301、膜302の表面には膜302の膜厚よりも非常に小さいミクロな凹凸が形成されている。この影響を受けて、膜303の表面にミクロな凹凸が形成されている。このようなミクロな凹凸に対し、膜302の有無によりできた段差による凹凸をマクロな凹凸という。また膜302の有無により基準面から膜303表面迄の高さが高い部分と低い部分とがある。このうち基準面（膜301の表面を基準面とする。）から膜303表面迄の高さが高い部分を領域A、低い部分を領域Bであるとする。

【0020】

ここで、凸部の表面から除去するような研磨により、領域Aにおける膜303のみを平坦化する場合と、領域Bにおける膜303を平坦化する場合とを比較する。

【0021】

領域Aにおける膜303を平坦化する場合、領域Aと領域Bにおける膜303の段差（つまりマクロな凹凸）は平坦化する必要がない。従って、少なくとも、領域Aにおける膜303の残膜厚および平坦化により減少する膜厚について考慮し、膜303を形成すればよい。一方、領域Bにおける膜303を平坦化する場合は、領域Bにおいて膜303の表面が基準面から最も高くなるように（つまり、研磨面に至るように）、領域Aにおける膜303を研磨し、領域Aと領域Bにおける膜303の段差がなくなるように平坦化しなければならない。従って、領域Aにおける膜303のみを局所的に平坦化する方が、領域Bにおける膜303を全面的に平坦化するよりも、平坦化に係る成膜膜厚および研磨量が低減し、平坦化が容易であることが分かる。

【0022】

従って、第3の膜表面のうち、少なくとも平坦性を有する必要のある部分の下方に第2の膜を設け、当該部を局所的に平坦化することができる。

【0023】

なお、開口部を設けた第4の膜により、発光素子に不良を引き起こす可能性のある凹凸は被覆する。このため、第3の膜表面のうち、少なくとも第4の膜の開口部において発光素子の電極と積層している部分が平坦化されていればよい。

【0024】

第2の膜は、単層、若しくは2層以上の多層膜としてもよい。

【0025】

本発明において、第2の膜は、拡散などによりTF Tや発光素子に不良を引き起こすものでなければ、導電性膜、絶縁膜、透明性膜、非透明膜等、いずれの膜でもよい。

【0026】

また、第2の膜は、配線と一体化となってもよい。

【0027】

第2の膜が、非透明膜である場合は、これを反射膜として用い、基板の上方から光を採光すればよい。若しくは、発光素子の電極を反射率のよい膜で形成したり、或いは発光素子の電極を2層以上の膜で形成して反射膜を設け、基板の上方

から光を採光してもよい。

【0028】

【発明の実施の形態】

(実施の形態1)

本発明の発光装置について、図1を用いて説明する。

【0029】

図1は本発明の発光装置の断面図である。図1において、基板101上には、半導体膜103およびソース（或いは、ドレイン）104a、104b、ゲート絶縁膜105、ゲート電極（ゲート配線）106からなる発光素子駆動用TF T 102が形成されている。発光素子駆動用TF Tのソース（或いは、ドレイン）104aは、第1の層間絶縁膜107に設けられたコンタクトホールを介して、配線108aと接続している。なお、第1の層間絶縁膜は膜表面全体が平坦化されている。

【0030】

第1の層間絶縁膜107と配線108（108a、108b）の上には第2の絶縁膜109が形成されており、第2の絶縁膜109に設けられたコンタクトホールを介して、配線108aと発光素子の電極110が接続されている。第2の層間絶縁膜のうち下部に配線108を有する部分（E-E'で表される面）は平坦化されている（ミクロな凹凸の平坦化）が、下部に配線を有する部分と有しない部分との段差（マクロな凹凸）は平坦化されていない。

【0031】

第2の層間絶縁膜109と発光素子の電極110の上には開口部を有し、平坦性を有する第3の層間絶縁膜が設けられており、第3の層間絶縁膜111の開口部において発光素子の電極110の一部が露出している。第3の層間絶縁膜111の開口部から露出した発光素子の電極110の下方には第2の絶縁膜109と配線108aが設けられている。ここで、配線108aのうち特に第3の層間絶縁膜111の開口部から露出した発光素子の電極110の下方に設けられた部分は、第2の層間絶縁膜の表面高さを上げるための膜114として機能する。なお本実施の形態において、膜114は光透過性を有しない。また、第3の層間絶縁

膜 111 は、土手やバンクとも称される。

【0032】

第3の層間絶縁膜 111 の開口部から露出した発光素子の電極 110 上方には発光層 112 および発光素子の電極 113 が形成されている。なお、発光素子の電極 110、発光層 112、発光素子の電極 113 が形成積層された部分は発光素子 116 として機能する。なお発光素子の電極 110、113 はどちらが陽極、陰極でも構わず、各々の極性に合わせた発光層 112 の構造（単層或いは多層にする等）・材料を適用するものとする。

【0033】

前述のように、膜 114 は光透過性を有しないため、発光素子 116 で発光された光は、基板 101 の下面側からは採光できない。このため、発光素子の電極 116 は光透過性を有する導電性膜により形成されており、発光素子 116 で発光された光は基板 101 の上面側（即ち、発光素子の電極 113 が形成されている側）から採光される。

【0034】

膜 114 を有しない配線を形成した場合、配線を加工する際のオーバーエッチング処理により、第1の層間絶縁膜 107 表面は荒れ、表面にミクロな凹凸が形成される。膜 114 を設けることで、第1の層間絶縁膜 107 表面に発生するミクロな凹凸の発生を抑制できる。

【0035】

しかしながら、例えば、膜 114 の材料としてアルミニウムのようなヒロックなどを発生する材料を用いた場合、第2の層間絶縁膜 109 の表面には、膜 114 に起因したミクロな凹凸が形成されてしまう場合もある。この場合、第2の層間絶縁膜 109 の表面を平坦化する必要がある。但し、このような場合であっても膜 114 を設けることは有効である。これについて以下に説明する。

【0036】

本実施の形態において、膜 114 を設けることにより、第1の層間絶縁膜 107 表面を基準面としたときの膜 114 上方部における第2の層間絶縁膜 109 の表面高さは上がる。従って、凸部の表面から除去していくような平坦化方法を用

いる場合、膜 114 上方部における第 2 の層間絶縁膜 109 の表面を局所的に平坦化することができ、平坦化工程が容易になる。このような局所的な平坦化により、平坦化されずに残った凹凸部については、平坦性を有する第 3 の層間絶縁膜 111 で被覆するものとする。従って、第 3 の層間絶縁膜 111 を設けることも平坦化工程を容易にするという効果を生じる。

【0037】

このように、本発明の発光装置においては、複数の構造が組合わさることにより、少なくとも基準面からの高さが高い部分のみを平坦化すればよい（つまりミクロな凹凸のみを平坦化すればよい）という複合的な効果を生じる。従って、平坦化工程における成膜膜厚、研磨量を低減できる。

【0038】

なお、本実施の形態においては、膜 114 は配線と一体化しているが、これに限らず配線と分離した構造を有していてもよい。また配線と分離している場合において、膜 114 は配線と同一膜厚、或いは配線よりも厚い膜厚であることが好ましい。これにより膜 114 上に形成される第 2 の層間絶縁膜の表面高さが基準面より最も高い位置になるようにすることができ、平坦化工程が容易になる。

【0039】

（実施の形態 2）

本実施の形態では、図 1 に示した構造を有する発光装置の作製方法について図 4, 5 の工程断面図を用いて説明する。

【0040】

なお、発光素子駆動用 TFT の構造は特に限定されるものではなく公知のものを用いればよい。従って、発光素子駆動用 TFT は公知の方法を用いて作製すればよく、ここでは発光素子駆動用 TFT の作製工程についての説明は省略する。

【0041】

基板 601 上に半導体膜 603、ゲート絶縁膜 605、ゲート電極 606 からなる発光素子駆動用 TFT 602 を形成する。なお、半導体膜 603 には、ソース（或いは、ドレイン）604a、604b が形成されている。

【0042】

次に、発光素子駆動用 T F T（及びゲート絶縁膜 605）を覆う第1の層間絶縁膜 607を形成する。第1の層間絶縁膜 607は、酸化珪素膜を膜厚 1.5～2.0 μm で成膜して形成すればよい。なお、酸化珪素膜に限らず他の絶縁性を有する材料を用いても構わない。

【0043】

次に、第1の層間絶縁膜 607を平坦化する。平坦化は、CMP等により行えばよい。なお、平坦化は、第1の層間絶縁膜 607の膜表面全体が平坦になるように行う。平坦化後、基準面（基板 601の表面を基準面とする）から最も高い位置にあるゲート電極 606表面上の第1の層間絶縁膜 607は 1.0～1.5 μm である。なお、第1の層間絶縁膜 607の成膜膜厚は、用いる材料の誘電率や研磨量、研磨後の膜厚などを考慮して適宜決めればよい。

【0044】

次に、第1の層間絶縁膜にコンタクトホールを形成し、さらにソース（或いは、ドレイン）604a、604bに接続する配線 608（608a、608b）を形成する。配線 608はアルミニウム等の導電性を有する材料を用いて形成すればよい。また、必ずしも一層で形成する必要はなく、異なる導電性材料を用いて2層以上積層膜により形成しても良い。本実施の形態においては、配線 608の膜厚は 300～500 nmである。但し、これに限らず材料の抵抗値などを考慮して、適宜決めればよい。

【0045】

なお、配線 608aは、後の工程で発光素子が形成される領域の下方にも形成すし、これを第2の層間絶縁膜の表面高さを上げるための膜 614とする。なお、本実施の形態においては、配線 608aと膜 614は一体となっているものとする。

【0046】

次に、配線 608および第1の絶縁性膜 607を被覆する第2の層間絶縁膜 609を形成する。第2の層間絶縁膜 609は、酸化珪素膜を膜厚 1.0～1.5 μm で成膜して形成すればよい。なお、酸化珪素膜に限らず他の絶縁性を有する材料を用いても構わない。

【0047】

次に、第2の層間絶縁膜609を平坦化する。平坦化は、CMP等により行えばよい。なお第2の層間絶縁膜609には、配線608において生じたヒロックや、配線608形成時のエッチング等による第1の層間絶縁膜607の表面あれ等の影響を受けて生じたミクロな凹凸と、配線を被覆することにより生じたマクロな凹凸が形成されている。

【0048】

後の工程で発光素子が形成される部分には膜614が形成されているため、第1の層間絶縁膜607表面を基準面としたとき、当該部分は基準面から第2の層間絶縁膜表面迄の高さが最も高い部分となる。少なくとも、この基準面から第2の層間絶縁膜表面迄の高さが最も高い部分における第2の層間絶縁膜609のミクロな凹凸が平坦化されるように研磨する。つまり、第2の層間絶縁膜609におけるマクロな凹凸は平坦化する必要はなく、平坦化が容易になる。

【0049】

次に、第2の層間絶縁膜にコンタクトホールを形成し、さらに配線608aに接続する発光素子の電極610を形成する。

【0050】

次に、発光素子が形成される部分の発光素子の電極610が露出するように、開口部を設けた第3の層間絶縁膜611を形成する。第3の層間絶縁膜は、レジストを材料としている。なお、第3の層間絶縁膜に用いる材料としては、レジストのような自己平坦性を有する感光性樹脂材料を用いることが好ましい、しかしながら、必要であれば、自己平坦性を有さない無機材料あるいは有機材料を用いて形成してもよい。また、第3の層間絶縁膜611は、土手やバンクとも称される。

【0051】

第3の層間絶縁膜611により、第2の層間絶縁膜609のマクロな凹凸および発光素子の電極610の有無により生じる段差は被覆される。

【0052】

次に、発光素子の電極610の上に発光層611を形成する。さらに発光層6

11の上に発光素子の電極612を形成する。発光素子の電極610、発光層611、発光素子の電極612が積層された部分が発光素子616となる。

【0053】

本実施の形態において、膜614は光透過性を有しない。従って、発光層610で発光された光は、発光層611を中心として基板側からは採光できない。このため、発光素子の電極612は光透過性を有する導電性材料により形成し、発光素子の電極612を透過した光を採光する。

【0054】

なお、発光層611は、必ずしも一層で形成する必要はなく、電子輸送層やホール輸送層などを加えた多層構造であってもよい。なお、発光素子の電極610、612のどちらが陽極、或いは陰極となってもよい。

【0055】

【実施例】

【実施例1】

本発明を適用することにより、平坦化工程における成膜膜厚、研磨量を低減でき平坦化が容易になる。

【0056】

本発明を適用した発光装置の作製方法について図3の上面図および図6～11の工程断面図を用いて説明する。

【0057】

図3は本発明を適用した発光装置の画素部の上面図である。図3において、半導体膜401aは発光素子駆動用トランジスタ(TFT)の半導体膜であり、半導体膜401aのソース(或いはドレイン)406と配線403aとはコンタクトホールを介して接続されている。また配線403aと発光素子の電極404もコンタクトホールを介して接続されている。第3の層間絶縁膜405の開口部から、配線403aと発光素子の電極404とが第2の層間絶縁膜を介して積層された部分が露出している。なお図3ではゲート絶縁膜、第1の層間絶縁膜、第2の層間絶縁膜、発光層および発光層の上層にある発光素子の電極は図示しない。

【0058】

基板 1500 上に膜厚 50 ~ 100 nm の下地絶縁膜 1501a および膜厚 50 ~ 100 nm の膜厚の下地絶縁膜 1501b を積層成膜して形成する。下地絶縁膜 1501 (1501a、1501b) は、基板 1500 から半導体層への不純物拡散を防ぐために形成される。本実施例では、低アルカリガラスを用い、下地絶縁膜 1501a には膜厚 100 nm の窒化珪素膜を下地絶縁膜 1501b には膜厚 100 nm の酸化珪素膜をそれぞれプラズマ CVD 法により成膜した。また本実施例では、下地絶縁膜を二層の積層成膜しているが、不純物拡散の防止効果を得られるなら、一層あるいは三層以上の積層としてもよい。なお、TFT 作製工程では、ガラスや石英等の透光性を有するものを用いるが、本実施例においては、上面発光型の発光装置を作製するため、各工程における処理温度に耐えるものであれば、透光性を有するものに限らず他の基板を用いてもよい。

【0059】

次に、下地絶縁膜 1501 の上に半導体膜 1502a ~ 1502d を形成する。半導体膜 1502a ~ 1502d は、公知の成膜方法 (CVD 法やスパッタ法等) を用いて非晶質半導体膜を成膜後、公知の結晶化方法 (固相成長法、レーザー結晶化法、ニッケルを触媒金属元素として用いた固相成長法等) により得られた結晶質珪素膜を所望の形状に加工して形成する。

【0060】

本実施例では、非晶質半導体膜として膜厚 55 nm の非晶質珪素膜をプラズマ CVD 法により形成した。なお、非晶質珪素膜以外に、非晶質シリコンゲルマニウム ($\text{Si}_x\text{Ge}_{1-x}$ ($x=0.0001 \sim 0.02$)) 等の非晶質半導体膜を用いてもよい。或いは、非晶質半導体膜を結晶化して結晶質半導体膜を得るのではなく、結晶質半導体膜として成膜してもよい。膜厚に関しても上記の膜厚に限らず適宜変更して構わない。

【0061】

また、非晶質珪素膜の結晶化は、ニッケルを触媒金属元素とした固相成長法 (550℃、4 時間の熱処理) を用いて行った。さらに結晶性を向上させるためにエキシマレーザーによる処理を行い、結晶質珪素膜を得た。

【0062】

次に、オゾン水を用いて結晶質珪素膜表面に1～2 nmの膜厚の薄い酸化膜を形成し、さらにその上に非晶質珪素膜をスパッタ法により100 nmの膜厚で形成した。そして、550℃、4時間のファーンズによる熱処理を行い、結晶質珪素膜中に含有されている触媒金属元素を、非晶質珪素膜中へと移動させた（ゲッターリング処理）。ゲッターリング処理後、不要になった非晶質珪素膜（ゲッターリング後は触媒金属元素の効果により結晶質珪素膜となる場合がある）をTMAH溶液を用いて除去し、さらにフッ酸溶液を用いて除去した。

【0063】

次に、結晶質珪素膜をフォトリソグラフィーによるパターンニングおよびエッチングにより所望の形状に加工し、半導体膜1502a～1502dを形成した。

【0064】

なお、半導体膜1502a～1502dを形成する前、もしくは形成した後、TFTの閾値を制御するための不純物添加（チャネルドーピング）を行ってもよい。添加する不純物としては、ボロン又は燐などを用いればよい。

【0065】

レーザー結晶化法で結晶質半導体膜を形成する場合、レーザー媒質としてエキシマ（XeCl）やYAG、YVO₄を用いたパルス発振型または連続発振型のレーザーを用いることができる。エキシマレーザーを用いる場合はパルス発振周波数を約300 Hzとし、レーザーエネルギー密度を100～400 mJ/cm²とすればよい。また、YAGレーザーを用いる場合は第2高波長を用いてパルス発振周波数を30～300 Hzとし、レーザーエネルギー密度を300～600 mJ/cm²とすればよい。発振したレーザー光を幅100～1000 μmの線状に集光した線状レーザー光を、重ね合わせ率（オーバーラップ率）50～90%として基板全面に渡って照射する方法を用いてもよい。

【0066】

次に、半導体膜1502a～1502dを覆うようにゲート絶縁膜1503を形成する。本実施例では、プラズマCVD法を用いて110 nmの膜厚の酸化珪素膜を成膜して形成した。なお、酸化珪素膜に限らず他の絶縁性を有する膜を用いて形成してもよい。膜厚も上記の値に限らず誘電率などを考慮し適宜変更して

構わない。

【0067】

次に、ゲート絶縁膜1503の上に導電性膜1504と導電性膜1505を積層して形成する。本実施例では、スパッタ法により30nmの膜厚で窒化タンタル(TaN)を成膜して導電性膜1504を形成し、同じくスパッタ法により370nmの膜厚でタングステン(W)を成膜して導電性膜1505を形成した。なお導電性膜1504、1505に用いる材料としては、窒化タンタルやタングステンに限定されず、Ta、W、Ti、Mo、Al、Cu、Cr、Ndから選ばれた元素、または前記元素を組み合わせた合金膜もしくは化合物材料、若しくは燐などの不純物元素を添加した多結晶珪素膜に代表される半導体膜を用いてもよい。導電性膜1504としてはゲート絶縁膜との密着性がよい材料、また導電性膜1505については、 $9 \sim 20 \mu\Omega \cdot \text{cm}$ 程度の抵抗値が得られる低抵抗な材料を選択すればよい。

【0068】

次に、導電性膜1504、1505をパターンニングおよびエッチングにより所望の形状に加工する。まず、側壁に傾斜のついたレジストマスク1510～1513を形成する。次に、レジストマスク1510～1513をマスクとして導電性膜1505をエッチングし、続いて導電性膜1504をエッチングして加工する。レジストマスク1510～1513の側壁の傾斜角度(テーパ角度)に依存して、導電性膜1505は側壁に約 26° のテーパ角度をもった導電性膜1506b、1507b、1508b、1509bに加工される。また、導電性膜1504も側壁に $15 \sim 45^\circ$ のテーパ角度をもった導電性膜1506a、1507a、1508a、1509aに加工される。

【0069】

次に、レジストマスク1518～1521をマスクとして導電性膜1506b、1507b、1508b、1509bを選択的にエッチングする。これにより、導電性膜1506b、1507b、1508b、1509bは、側壁がほぼ垂直である導電性膜1514b、1515b、1516b、1517bに加工される。この場合、エッチングには垂直方向を主体とした異方性エッチングを用い

ければならない。またレジストマスク 1518～1521としては、前述の導電性膜 1504、1505のエッチングに用いたレジストマスク 1510～1513をそのまま用いればよい。導電性膜 1506a、1507a、1508a、1509aは加工されずに、そのまま導電性膜 1514a、1515a、1516a、1517aとして残る。

【0070】

以上のようにして導電性膜 1514a、1514bからなるゲート電極 1514、導電性膜 1515a、1515bからなるゲート電極 1515、導電性膜 1516a、1516bからなるゲート電極 1516、導電性膜 1517a、1517bからなるゲート電極 1517が形成される。

【0071】

次に、ゲート電極 1514～1517をマスクとして低濃度のn型不純物の不純物添加を行う。本実施例では、低濃度の不純物として $1 \times 10^{17} \text{ atoms/cm}^3$ の濃度の燐を半導体膜 1502a～1502dに添加し、低濃度不純物領域 1522a～1522dを形成した。ここで行った低濃度不純物添加は、TFTのオフリーク電流を抑制するためのLDD (Light Doped Drain) 領域を形成するためのものであり、添加した不純物濃度によってオフリーク電流は変わる。従って、規定以下のオフリーク電流となるように、不純物の添加量は適宜変更すればよい。本実施例では、n型不純物として燐を用いているが、これに限らず他のものでもよい。

【0072】

次に、レジストマスク 1525～1527および導電性膜 1514bをマスクとして高濃度のn型不純物の不純物添加を行う。なお、レジストマスク 1525は半導体膜 1502bおよびゲート電極 1515を覆うように、レジストマスク 1526は半導体膜 1502cの一部 (TFTのLDD領域となる部分) およびゲート電極 1516を覆うように、レジストマスク 1527は半導体膜 1502dおよびゲート電極 1507を覆うように形成されている。本実施例では、半導体膜 1502aのうち上に導電性膜 1514aが形成されていない部分、および半導体膜 1502cのうち上にレジストマスク 1526が形成されていない部分

に $1 \times 10^{20} \text{ atoms/cm}^3$ の高濃度の燐を添加した。同時に、半導体膜 1502a のうち、上に導電性膜 1514a が形成されている部分には $1 \times 10^{18} \text{ atoms/cm}^3$ の低濃度の燐が添加されるようにした。これにより、高濃度の燐を含むソース（或いは、ドレイン）1523a、低濃度の燐を含む低濃度不純物領域 1524b が形成される。これは、導電性膜 1514a が形成されている部分と、形成されていない部分とで添加される不純物に対する阻止能が異なることを利用している。本実施例では、n 型不純物として燐を用いているが、これに限らず他のものでもよい。

【0073】

次に、レジストマスク 1530、1531 および導電性膜 1515b、1517b をマスクとして高濃度の p 型不純物の不純物添加を行う。レジストマスク 1530 は半導体膜 1502a およびゲート電極 1514 を覆うように、レジストマスク 1531 は半導体膜 1502c およびゲート電極 1516 を覆うように形成されている。本実施例では、半導体膜 1502b、1502d のうち上に導電性膜 1515a、1517a が形成されていない部分に $1 \times 10^{20} \text{ atoms/cm}^3$ の高濃度のボロンを添加されるようにし、ソース（或いは、ドレイン）1528a、1528b を形成した。同時に、半導体膜 1502b、1502d のうち上に導電性膜 1515a、1517a が形成されている部分には $1 \times 10^{19} \text{ atoms/cm}^3$ の低濃度のボロンが添加されるようにし、低濃度不純物領域 1529a、1529b を形成した。本実施例では、p 型不純物としてボロンを用いているが、これに限らず他のものでもよい。

【0074】

以上のようにして、TFT 1550～1553 を作製する。TFT 1550、1551 は駆動用回路用 TFT であり、TFT 1552、TFT 1553 は発光素子駆動用 TFT である。

【0075】

次に、添加した不純物を活性化するための熱処理を行う。本実施例では、酸素濃度が 0.1 ppm 以下の窒素雰囲気中で 550°C 、4 時間のファーンズによる熱処理を行った。なお、酸素濃度が 0.1 ppm 以下の窒素雰囲気中で熱処理を行

うのは、ゲート電極 1514～1517 が酸化されるのを防止するためである。なお、TFT 1550～1553 の上に酸化珪素膜などの絶縁性を有する膜を形成し、ゲート電極 1514～1517 の酸化を防止する方法を用いるのであれば、酸素濃度は 0.1 ppm 以上 1 ppm 以下でもよい。またファーネス以外にレーザーによる活性化、または RTA (Rapid Thermal Anneal) 法など他の方法を用いてもよい。

【0076】

次に、TFT 1550～1553 を覆うように層間絶縁膜 1532a を形成する。本実施例では、プラズマ CVD 法を用いて 100 nm の膜厚の窒化酸化珪素膜 (SiNO) を成膜して形成した。なお、窒化酸化珪素膜に限らず他の絶縁性を有する膜を用いて形成してもよい。膜厚も上記の値に限らず誘電率などを考慮し適宜変更して構わない。

【0077】

次に、半導体層のダングリングボンドを終端化するための水素化を行う。本実施例では、100% の水素雰囲気中で、410℃、1 時間の熱処理を施し水素化を行った。熱処理による水素化以外に、プラズマを用いた水素化を行ってもよい。

【0078】

次に、層間絶縁膜 1532a の上に層間絶縁膜 1532b を形成する。本実施例では、プラズマ CVD 法を用いて 1.2 μ m の膜厚の酸化珪素膜を成膜し層間絶縁膜 1532b を形成した。さらに CMP (Chemical Mechanical Polishing) を用いて層間絶縁膜 1532b の膜表面全体を平坦化した。なお、酸化珪素膜に限らず他の絶縁性を有する膜を用いて形成してもよい。膜厚も上記の値に限らず誘電率や平坦化による膜減り量などを考慮し適宜変更して構わない。なお、本実施例では、平坦化後に TFT 1550～1553 を構成する導電性膜 1514b、1515b、1516b、1517b 上にある層間絶縁膜の膜厚は約 600 nm である。

【0079】

次に、層間絶縁膜 1532b の上に、さらに層間絶縁膜 1532c を形成する

。本実施例では、プラズマCVD法を用いて600nmの膜厚の酸化珪素膜を成膜し、層間絶縁膜1532cを形成した。なお、酸化珪素膜に限らず他の絶縁性を有する膜を用いて形成してもよい。膜厚も上記の値に限らず誘電率などを考慮し適宜変更して構わない。

【0080】

以上のようにして、層間絶縁膜1532a、1532b、1532cをからなる第1の層間絶縁膜1532が形成される。ここで、層間絶縁膜1532bが平坦化されているため、層間絶縁膜1532cの表面も平坦なものとなっている。つまり、第1の層間絶縁膜1532の表面は、膜表面全体が平坦なものとなっている。

【0081】

次に、ソース（或いは、ドレイン）1523a、1523b、1528a、1528bに達するコンタクトホールをパターンニングおよびエッチングにより形成する。本実施例では、パターンニング後、層間絶縁膜1532b、1532cをフッ酸含有溶液を用いた湿式方法によりエッチングし、続けて層間絶縁膜1532aを乾式方法によりエッチングしてコンタクトホールを形成した。

【0082】

次に、TF T1550～1553に電氣的信号を伝達するための配線を形成する。本実施例では、スパッタ方を用いてチタン（Ti）、数%のシリコンを含有したアルミニウム合金（Al-Si）、チタン（Ti）を各々膜厚100nm、3500nm、100nmで積層した後、パターンニングおよびエッチングにより加工して配線1533（1533a、1533b）、1534、1535、1536を形成した。ここで、配線1533aは後の工程で作製する発光素子の下方部に延在するように形成されている。なお、配線1533～1536の材料としては、上記で示したものの以外の導電性材料を用いても構わない。また、必ずしも三層にする必要はなく、単層、或いは二層、四層以上の積層膜としてもよい。また、膜厚も上記のものに限らず、配線抵抗等を考慮して適宜決めればよい。

【0083】

次に、配線1533～1536及び第1の層間絶縁膜1532の上に第2の層

間絶縁膜 1537 を形成する。本実施例では、CVD 法を用いて酸化珪素膜を膜厚 600 nm で成膜して形成した。さらに CMP (Chemical Mechanical Polishing) を用いて層間絶縁膜 1537 の一部を平坦化した。層間絶縁膜 1532 のうち、平坦化された部分は、AFM (Atomic Force Microscope) の測定結果より、平均面粗さ (Ra) が約 3.3 nm となっている。層間絶縁膜 1532 の平坦化は以下のようにして行った。

【0084】

第 2 の層間絶縁膜 1532 の表面を基準面としたとき、基準面から第 2 の層間絶縁膜 1537 の表面までの高さには、配線膜厚と第 2 の層間絶縁膜 1537 の和に相当する高さ (高い方) と、第 2 の層間絶縁膜 1537 の膜厚に相当する高さ (低い方) と、大きく分けて二つの高さがある。層間絶縁膜 1537 には、このような高さの違いによって形成されるマクロな凹凸 (段差) と、配線で生じたヒロック等の影響を受けてミクロな凹凸とがある。また、発光素子が形成される部分の下方部には、前述のように配線 1533a が形成されているため、当該部分においては基準面から第 2 の層間絶縁膜 1537 表面までの高さは高い方になる。本実施例では、第 2 の層間絶縁膜 1532 のうち、基準面からの高さが高い方の部分のミクロな凹凸のみが平坦化されるように研磨した。つまり、少なくとも平坦化しておく必要のある発光素子が形成される部分は平坦化し、マクロな凹凸は平坦化せず残った状態にしている。従って、第 2 の層間絶縁膜 1532 の成膜膜厚、および研磨量を低減できる。このように、最低限平坦化しておく必要のある部分のみ平坦化できるように、配線 1533a を発光素子となる部分の下方部に設けたのである。なお、本明細書中では、配線 1533a のうち、このように電極としての機能を必要としない部分は第 2 の層間絶縁膜の表面高さを上げるための膜 1543 (図 3 においては、406) となる。

【0085】

なお、第 2 の層間絶縁膜 1537 は前述のような酸化珪素以外の絶縁性を有する材料を用いて形成してもよい。また、膜厚に関しても、誘電率、研磨による膜減り量等を考慮して適宜決めればよい。

【0086】

次に、配線 1533a に達するコンタクトホールをパターニングおよびエッチングにより形成する。本実施例では、パターニングおよびエッチングにより第2の層間絶縁膜 1537 にコンタクトホールを形成した。

【0087】

次に、発光素子の電極 1538 (1538a、1538b) を形成する。本実施例では、スパッタ法により、数%の珪素を含有したアルミニウム合金 (Al-Si)、非晶質の ITO (Indium Tin Oxide) を各々膜厚 30 nm、10 nm、20 nm で成膜して形成した。なお、本実施例において、発光素子の電極 1538 は陽極として機能する。また、Al-Si は、発光素子で発光された光を反射するための反射膜として機能する。膜厚 30 nm の薄膜の Al-Si では、ヒロックにより生じる凹凸はおおよそ 20 nm であり、発光層が十分に被覆できる程度のものである。ITO は、仕事関数が高いことから、発光素子の陽極として一般的に用いられている材料である。

【0088】

本実施例では、パターニング後、シュウ酸 ($(\text{COOH})_2$) を 5.0% 以下の濃度で含有した水溶液を 45℃ の液温で用いて ITO をエッチングして加工し、発光素子の電極 1538b を形成した。続けて、塩素系ガスを用いた乾式方法により TiN、Al-Si をエッチングして加工し、発光素子の電極 1538a を形成した。

【0089】

なお、発光素子の電極 1538 は、上記に示したような材料に限らず他の材料を用いて形成してもよい。また、単層、二層、或いは四層以上の積層構造としてもよい。膜厚に関しても、適宜変更すればよい。

【0090】

次に、250℃ で 2 時間加熱し、ITO を結晶化した。加熱温度および加熱時間に関しては、ITO の結晶性等を考慮して、適宜変更すればよい。

【0091】

次に、発光素子の電極 1538 の一部 (発光素子の陽極となる部分) が露出するように開口部を設けた隔壁層であるバンク 1539 を形成する。本実施例では

、レジストをフォトリソグラフィ法を用いて加工し、 $1.4\ \mu\text{m}$ の膜厚のバンク1539を形成した。バンク1539により、第2の層間絶縁膜1537において平坦化されずに残っていた凹凸はを被覆する。レジストは自己平坦性を有する材料であるため、第2の層間絶縁膜1537における凹凸および排せ発光素子の電極1538により形成された段差は、バンク1539において解消される。なお、第3の層間絶縁膜として用いるレジストとしては、市販されている多くのレジストの中から発光素子の劣化を促進しないものを選択し、使用している。但し、本実施例に用いているレジストはITOの結晶化温度に対する耐熱性を有さない。また、バンク1539は、通常、土手とも称される。

【0092】

なお、レジスト以外にアクリル（感光性、非感光性のいずれも含む）やポリイミド（感光性、非感光性のいずれも含む）等の有機樹脂材料や、酸化珪素膜などの無機材料を用いて形成してもよい。なお、本実施例ではバンク1539のエッジ部は角張っておらず丸みを帯びた形状をしている。また、バンク1539の開口部において露出した発光素子の電極1538の表面は、後の工程で形成する発光素子には影響を及ぼさない程度の平坦性を有している。

【0093】

発光素子の電極1538の上に有機化合物層1540を蒸着法により形成する。ここでは、本実施例において赤、緑、青の3種類の発光を示す有機化合物により形成される有機化合物層のうちの一種類が形成される様子を示すが、3種類の有機化合物層を形成する有機化合物の組み合わせについて、図13により説明する。

【0094】

なお、図13（A）に示す発光素子は、陽極1701、有機化合物層1702、及び陰極1703からなり、有機化合物層1702は、正孔輸送層1704、発光層1705電子輸送層1706の積層構造を有している。なお、赤色発光を示す発光素子を構成する材料及び膜厚について図13（B）に示し、緑色発光を示す発光素子を構成する材料及び膜厚について図13（C）に示し、青色発光を示す発光素子を構成する材料及び膜厚について図13（D）にそれぞれ示す。

【0095】

はじめに、赤色発光を示す有機化合物層を形成する。具体的には、正孔輸送層 1704 は、正孔輸送性の有機化合物である、4, 4'-ビス [N-(1-ナフチル)-N-フェニル-アミノ]-ビフェニル (以下、 α -NPD と示す) を 40 nm の膜厚に成膜し、発光層 1705 は、発光性の有機化合物である、2, 3, 7, 8, 12, 13, 17, 18-オクタエチル-21H、23H-ポルフィリン-白金 (以下、PtOEP と示す) をホストとなる有機化合物 (以下、ホスト材料という) である 4, 4'-ジカルバゾール-ビフェニル (以下、CBP と示す) と共に共蒸着させて 30 nm の膜厚に成膜し、ブロッキング層 1706 は、ブロッキング性の有機化合物である、バソキュプロイン (以下、BCP と示す) を 10 nm の膜厚に成膜し、電子輸送層 1707 は、電子輸送性の有機化合物である、トリス (8-キノリノラト) アルミニウム (以下、Alq3 と示す) を 40 nm の膜厚に成膜することにより赤色発光の有機化合物層を形成する。

【0096】

なお、ここでは赤色発光の有機化合物層として、5 種類の機能の異なる有機化合物を用いて形成する場合について説明したが、本発明は、これに限られることはなく、赤色発光を示す有機化合物として公知の材料を用いることができる。

【0097】

次に、緑色発光を示す有機化合物層を形成する。具体的には、正孔輸送層 1704 は、正孔輸送性の有機化合物である、 α -NPD を 40 nm の膜厚で成膜し、発光層 1005 は、正孔輸送性のホスト材料として CBP を用い、発光性の有機化合物であるトリス (2-フェニルピリジン) イリジウム ($\text{Ir}(\text{ppy})_3$) と共に共蒸着することにより 30 nm の膜厚で成膜し、ブロッキング層 1706 は、ブロッキング性の有機化合物である BCP を 10 nm の膜厚で成膜し、電子輸送層 1707 は、電子輸送性の有機化合物である、Alq3 を 40 nm の膜厚で成膜することにより緑色発光の有機化合物を形成することができる。

【0098】

なお、ここでは緑色発光の有機化合物層として、4 種類の機能の異なる有機化合物を用いて形成する場合について説明したが、本発明はこれに限られることは

なく、緑色発光を示す有機化合物として公知の材料を用いることができる。

【0099】

次に、青色発光を示す有機化合物層を形成する。具体的には、発光層 1705 は、発光性および正孔輸送性の有機化合物である、 α -NPD を 40 nm の膜厚で成膜し、ブロッキング層 1706 は、ブロッキング性の有機化合物である、BCP を 10 nm の膜厚に成膜し、電子輸送層 1707 は、電子輸送性の有機化合物である、Alq₃ を 40 nm の膜厚で成膜することにより青色発光の有機化合物層を形成することができる。

【0100】

なお、ここでは青色発光の有機化合物層として、3種類の機能の異なる有機化合物を用いて形成する場合について説明したが、本発明はこれに限られることはなく、青色発光を示す有機化合物として公知の材料を用いることができる。

【0101】

以上に示した有機化合物を陽極上に形成することにより画素部において、赤色発光、緑色発光及び青色発光を示す有機化合物層を形成することができる。

【0102】

次に、有機化合物層 1540 及びバンク 1539 を覆って、発光素子の電極 1541 を形成する。本実施例では、発光素子の電極 1541 は陰極として機能する。また発光素子の電極 1541 は、可視光に対する透過率の高いITOにより形成されている。なお、ITOは仕事関数が高い材料であり、陰極にはあまり適さない材料である。このため、本実施例では、発光素子の電極 1541 を形成する前に、有機化合物層 1540 及びバンク 1539 を被覆するようにフッ化リチウムを 2 nm の膜厚で形成し、電子の注入効率を向上させている。

【0103】

なお、ITO以外にも、アルカリ金属やアルカリ土類金属に属する材料を単体で用いたり、その他の材料と積層したり、その他の材料とで形成される合金（例えばAl:Mg合金やAl:Mg合金やMg:In合金等）を薄膜で用いてもよい。また、仕事関数が低く、かつ可視光に対する透過率の高い導電性膜であれば、上記に述べたもの以外のものを用いて発光素子の電極 1541 を形成してもよ

い。

【0104】

以上のようにして、発光素子の電極1538、有機化合物層1540、発光素子の電極1541からなる発光素子1544が形成される。

【0105】

次に、発光素子1544を保護するための保護膜1542を形成する。本実施例では、スパッタ法により窒化珪素膜を形成し、保護膜1542を形成した。なお、窒化珪素膜以外にも、DLC (Diamond like Carbon) など、他の材料を用いて形成してもよい。

【0106】

以上のようにして、本発明を適用した発光装置を作製する。

【0107】

なお、本実施例において、膜1543は光透過性を有しない。従って、上記のように発光素子の電極1541を可視光に対する透過性の高い材料で形成し、発光素子1544で発光された光が、有機化合物層1540を中心として発光素子の電極1541側から採光できるようにしている。また、発光した光の採光効率を上げるために、反射膜として機能する発光素子の電極1538aを形成している。なお、発光素子の電極1538aを用いずに、膜1543を用いて発光した光を反射させ、採光効率を向上させてもよい。

【0108】

また、本実施例では発光素子の電極1538を陽極、発光素子の電極1541を陰極としている。しかしながら、これに限らず、発光素子の電極1538を陰極、発光素子の電極1541を陽極としてもよい。その場合、発光素子の電極1538、1541、有機化合物層1540の材料、構造等は、適宜変更するものとする。

【0109】

[実施例2]

本実施例においては、平坦化工程における成膜膜厚、研磨量を低減でき得るような構造をもつ本発明の発光装置のうち、特に第2の層間絶縁膜の表面高さを

上げるための膜を反射膜として利用した発光装置について図14を用いて説明する。

【0110】

図14は、発光装置の画素部における断面図である。発光素子5005（5005a、5005b、5005c）は白色の光を発光する。いずれの発光素子においても白色光を発光させるため、各色ごとに発光層を形成し分けるためのマスクが必要ない。各々の素子で発光された光はカラーフィルター5002（5002a、5002b、5002c）を透過して対向基板5003側から採光される。カラーフィルター5002は、光の三原色であるR、G、Bに対応して設けられている。

【0111】

また発光素子の電極5004（5004a、5004b、5004c）は光透過性を有する材料で形成されており、発光した光の一部は発光素子の電極5004を通過し、膜5001（5005a、5005b、5005c）に至る。膜5001は可視光における反射率がよい材料で形成されており、膜5001に至った光は反射し、カラーフィルター5002（5002a、5002b、5002c）を透過して対向基板5003側から採光される。従って、光の採光効率が向上する。

【0112】

また膜5001の表面には凹凸が設けられている。従って、第2の層間絶縁膜と発光素子の電極5004の界面で反射した光と、膜5001表面で反射した光の干渉を抑制できる。なお、膜5001の表面に形成された凹凸からの影響を受けて、発光素子の電極5004の下方にある第2の層間絶縁膜に形成された凹凸は、本発明を適用して平坦化されている。従って、本実施例の発光装置において、膜5001は、平坦化を容易にするための効果と、採光効率を上げるための効果を有する。

【0113】

本実施例では、膜5001をチタン（Ti）、窒化チタン（TiN）、数%の珪素を含有したアルミニウム合金を下から順に積層した膜を用いて形成している

。また、熱処理工程により膜5001の表面に故意にヒロックを生じされることにより凹凸を形成している。このため、ヒロックからの影響が発光素子駆動用TFTのソース（或いは、ドレイン）に影響しないよう、Tiに加えてTiNをバリア膜として形成している。発光素子の電極5004はITOを用いて単層膜で形成している。その他の部位に関しては、実施例1に記載した材料を用いて形成している。

【0114】

[実施例3]

本実施例では本発明を適用して作製したアクティブマトリクス型ELディスプレイについて図12を用いて説明する。本発明を適用して作製した上面発光型のアクティブマトリクス型ELディスプレイは、平坦化工程における成膜膜厚、研磨量を低減し、平坦化を容易にできるような構造をもつ。平坦化工程が容易になることにより、工程における不具合の発生が低減し、歩留まりが向上する。また、画素電極に反射膜を設けたり、或いは平坦化を容易にするために形成した第2の層間絶縁膜の表面高さを上げるための膜を反射膜として利用することにより採光効率を向上させることも可能である。

【0115】

図12（A）は、発光装置を示す上面図、図12（B）は図12（A）をA-A'で切断した断面図である。点線で示された2001はソース信号線駆動回路、2002は画素部、2003はゲート信号線駆動回路である。また、2004は封止基板、2005はシール剤であり、2004は封止基板とシール剤2005で囲まれた内側は、空間になっている。

【0116】

2008（2008a、2008b）はソース信号線駆動回路2001及びゲート信号線駆動回路2003に入力される信号を伝送するための配線であり、外部入力端子となるFPC（フレキシブルプリントサーキット）2009からビデオ信号やクロック信号を受け取る。なお、ここではFPCしか図示されていないが、このFPCにはプリント配線基盤（PWB）が取り付けられていても良い。本明細書における発光装置には、発光装置本体だけでなく、それにFPCもしくは

はPWBが取り付けられた状態をも含むものとする。

【0117】

断面構造について図12（B）を用いて説明する。基板2010上には駆動回路及び画素部が形成されているが、ここでは、駆動回路としてソース信号線駆動回路2001と画素部2002が示されている。なお、ソース信号線駆動回路2001はnチャネル型TFTとpチャネル型TFTとを組み合わせたCMOS回路が形成される。また、駆動回路を形成するTFTは、公知のCMOS回路、PMOS回路もしくはNMOS回路で形成しても良い。また、本実施例では、基板上に駆動回路を形成したドライバー一体型を示すが、必ずしもその必要はなく、基板上ではなく外部に形成することもできる。また、画素部2002は発光素子駆動用TFT2020に電氣的信号を伝達するためのソース電極と発光素子2030の陽極が一体となった電極を含む複数の画素により形成される。

【0118】

陰極および陽極は接続配線を経由してFPCに電氣的に接続されている。なお、図12（B）においては、陽極とFPC2009が接続配線2008を経由して電氣的に接続されている。

【0119】

発光素子2030を封止するためにシール剤2005により封止基板2004を貼り合わせる。なお、封止基板2004と発光素子2030との間隔を確保するために樹脂膜からなるスペーサを設けても良い。そして、シール剤2005の内側の空間2007には窒素等の不活性気体が充填されている。なお、シール剤2005としてはエポキシ系樹脂を用いるのが好ましい。また、シール剤2005はできるだけ水分や酸素を透過しない材料であることが望ましい。さらに、空間2007の内部に酸素や水を吸収する効果をもつ物質を含有させてもよい。

【0120】

また、本実施例では封止基板2004を構成する材料としてガラス基板や石英基板の他、FRP（Fiberglass-Reinforced Plastics）、PVF（ポリビニルフロライド）、マイラー、ポリエステルまたはアクリル等からなるプラスチック基板を用いることができる。また、シール剤2005を用いて封止基板2004を

接着した後、さらに側面（露呈面）を覆うようにシール剤で封止することも可能である。

【0121】

以上のようにして発光素子を空間2007に封入することにより、発光素子を外部から完全に遮断することができ、外部から水分や酸素といった有機化合物層の劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高い発光装置を得ることができる。

【0122】

なお、nチャネル型TF T、pチャネル型TF T、発光素子駆動用TF Tについては、特に限定はなく、シングルドレイン構造、LDD構造、シングルゲート構造、ダブルゲート構造等いずれの構造も適用可能である。

【0123】

[実施例4]

本実施例では、本発明を適用することにより、作製されたアクティブマトリクス型ELディスプレイを搭載した電子機器について図15を用いて説明する。本発明を適用して作製したアクティブマトリクス型ELディスプレイは、平坦化工程を容易にした結果、平坦化工程における不具合が低減し、歩留まりが向上する。特に、ディスプレイを作製する基板が大型になる程、研磨速度のバラツキ等が基板面内で大きくなるため、平坦化工程が容易になることから受ける効果（研磨速度等のバラツキに対するマージンが広がる）は大きい。また、画素電極に反射膜を設けたり、第2の層間絶縁膜の表面高さを上げるための膜を反射膜として利用することにより、採光効率も向上する。このため、携帯電話等に搭載するような小型のディスプレイにおいては、歩留まりの向上以外に消費電力を低減できる効果も得られる。

【0124】

図15（A）は、本発明を適用して作製した携帯情報端末（PDA）であり、本体3031には表示部（本発明を適用したアクティブマトリクス型ELディスプレイ）3033と、外部インターフェイス3035と、操作ボタン3034等が設けられている。また操作用の付属品としてスタイラス3032がある。また

図 1 5 (B) は、本発明を適用して作製した携帯電話である。本体 3 0 6 1 には表示部（本発明を適用したアクティブマトリクス型発光装置） 3 0 6 4 と、音声出力部 3 0 6 2、3 0 6 3、操作スイッチ 3 0 6 5、アンテナ 3 0 6 6 等が設けられている。

【 0 1 2 5 】

図 1 5 (C) は、本発明を適用して作製したモニターであり、表示部（本発明を適用したアクティブマトリクス型 E L ディスプレイ） 3 0 0 3、携帯情報端末の図であり、本体 3 0 3 1 にはパネル（表示部） 3 0 3 3 と、筐体 3 0 0 1、支持台 3 0 0 2 等が設けられている。

【 0 1 2 6 】

【発明の効果】

本発明を適用することにより、平坦化工程における成膜膜厚、研磨量が低減し、平坦化工程が容易になる。その結果、平坦化工程における不具合の発生が低減し、生産において歩留まりが向上する。このような平坦化工程が容易になることからの効果は、特に大型基板を用いてディスプレイを生産する場合に有効である。さらに、画素電極に反射膜を設けたり、或いは平坦化を容易にするために設けた第 2 の層間絶縁膜の表面高さを上げるための膜を反射膜として用いることにより、採光効率が向上する。従って、消費電力が低減できる、或いは鮮明な画像が得られる等の効果も有する。

【 0 1 2 7 】

【図面の簡単な説明】

【図 1】 本発明の発光装置を説明する断面図。

【図 2】 本発明を説明する断面図。

【図 3】 本発明の発光装置を説明する上面図。

【図 4】 本発明の発光装置の作製方法を説明する工程断面図。

【図 5】 本発明の発光装置の作製方法を説明する工程断面図。

【図 6】 本発明の発光装置の作製方法を説明する工程断面図。

【図 7】 本発明の発光装置の作製方法を説明する工程断面図。

【図 8】 本発明の発光装置の作製方法を説明する工程断面図。

【図 9】 本発明の発光装置の作製方法を説明する工程断面図。

【図 1 0】 本発明の発光装置の作製方法を説明する工程断面図。

【図 1 1】 本発明の発光装置の作製方法を説明する工程断面図。

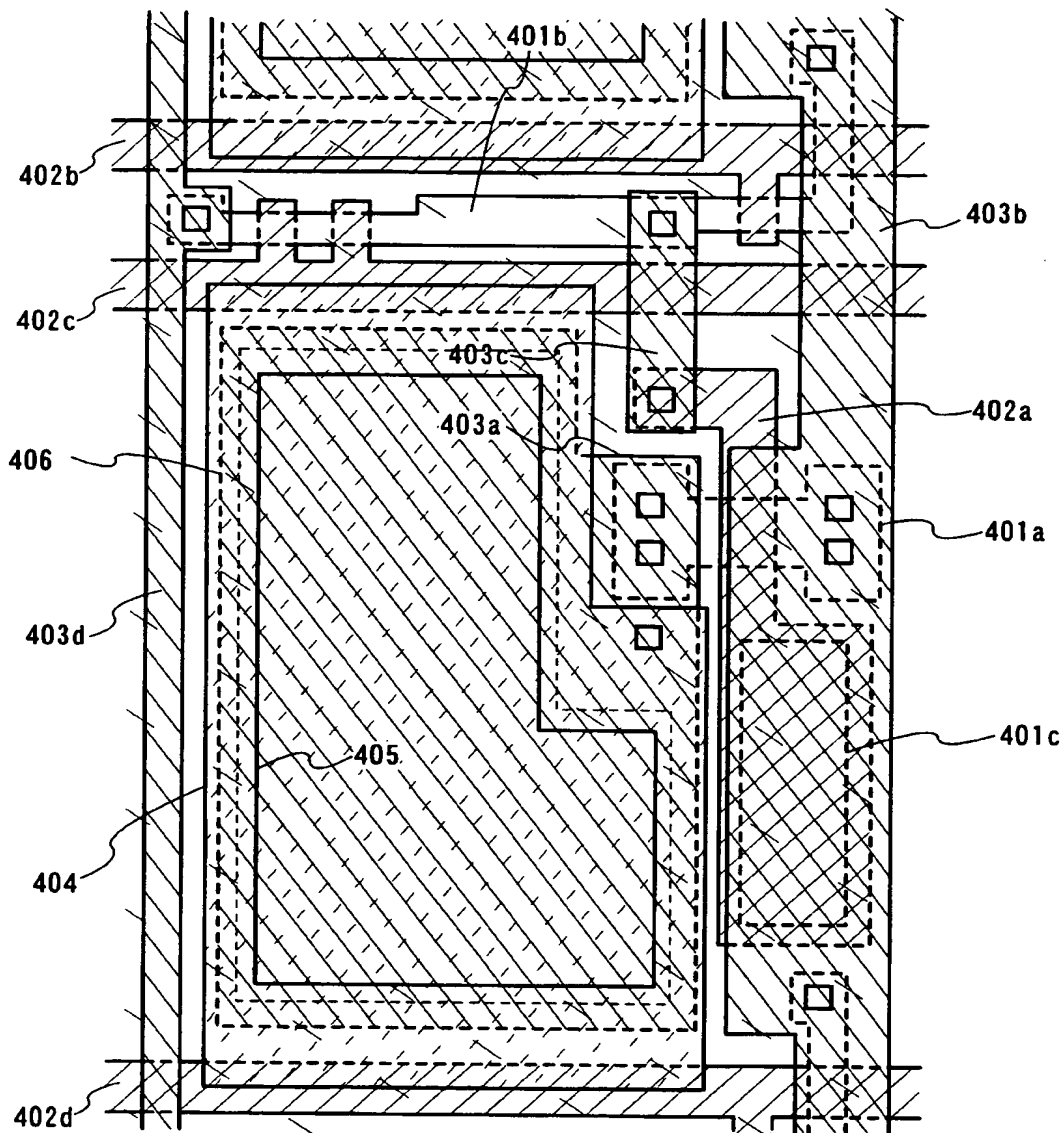
【図 1 2】 本発明を適用して作製したアクティブマトリクス型 E L ディスプレイを説明する図。

【図 1 3】 本発明の発光装置における発光素子の構造を説明する図。

【図 1 4】 本発明の発光装置を説明する断面図。

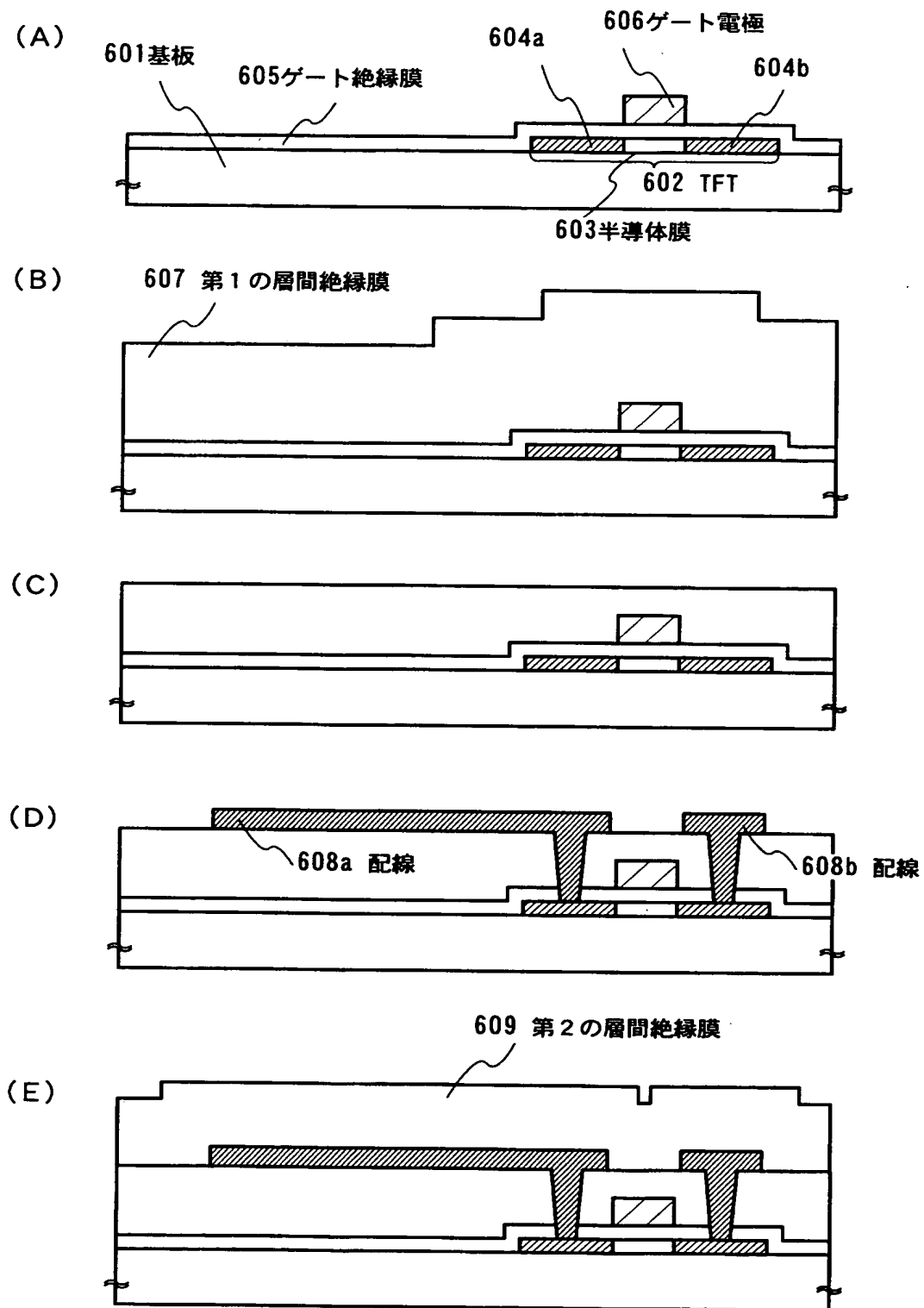
【図 1 5】 本発明を適用した電子機器について説明する図。

【図 3】

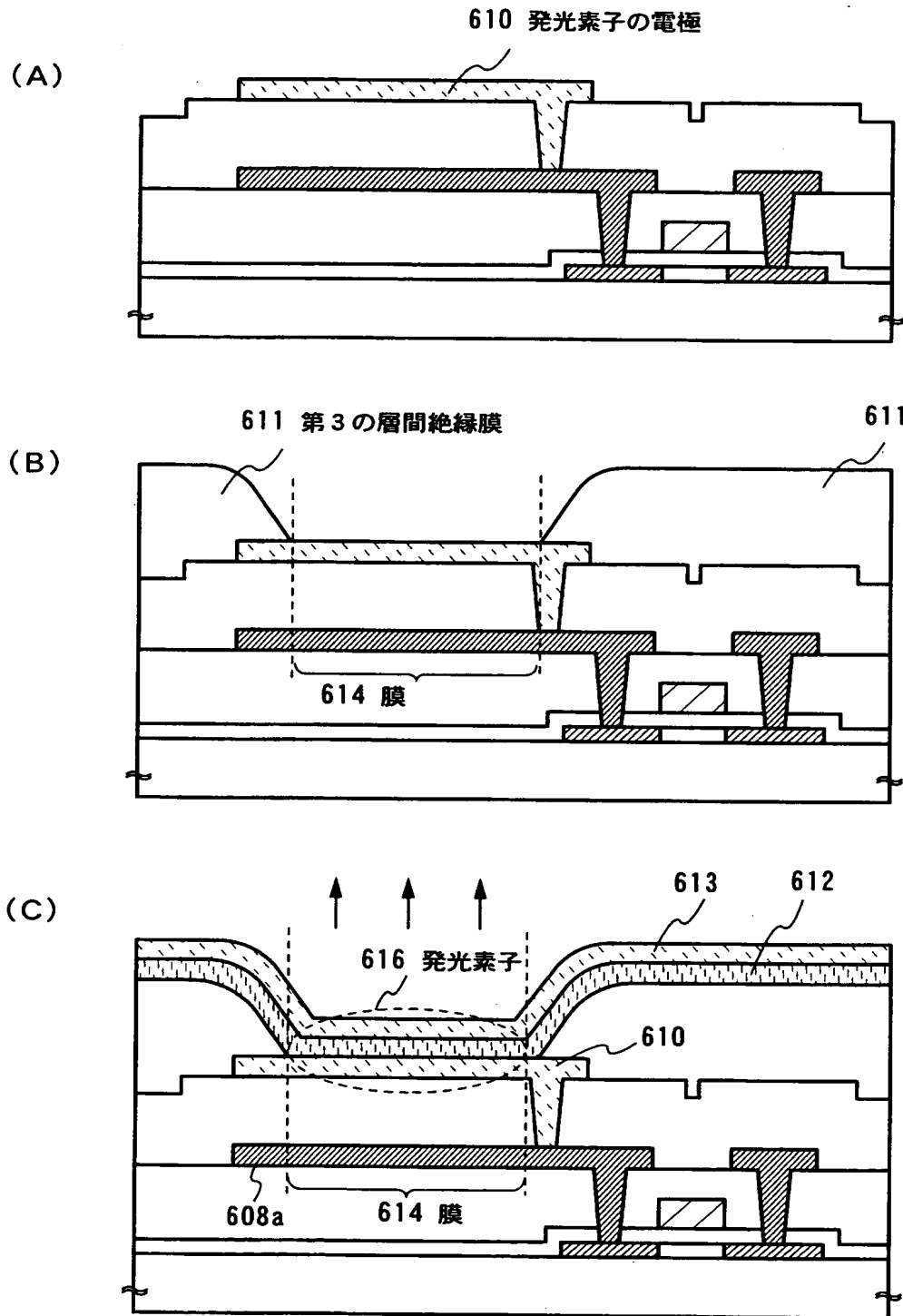


401a, 401b, 401c: 半導体膜 402a, 402b, 402c, 402d: ゲート配線 (ゲート電極)
 403a, 403b, 403c, 403d: 配線 404: 発光素子の電極 405: 第3の層間絶縁膜
 406: 膜

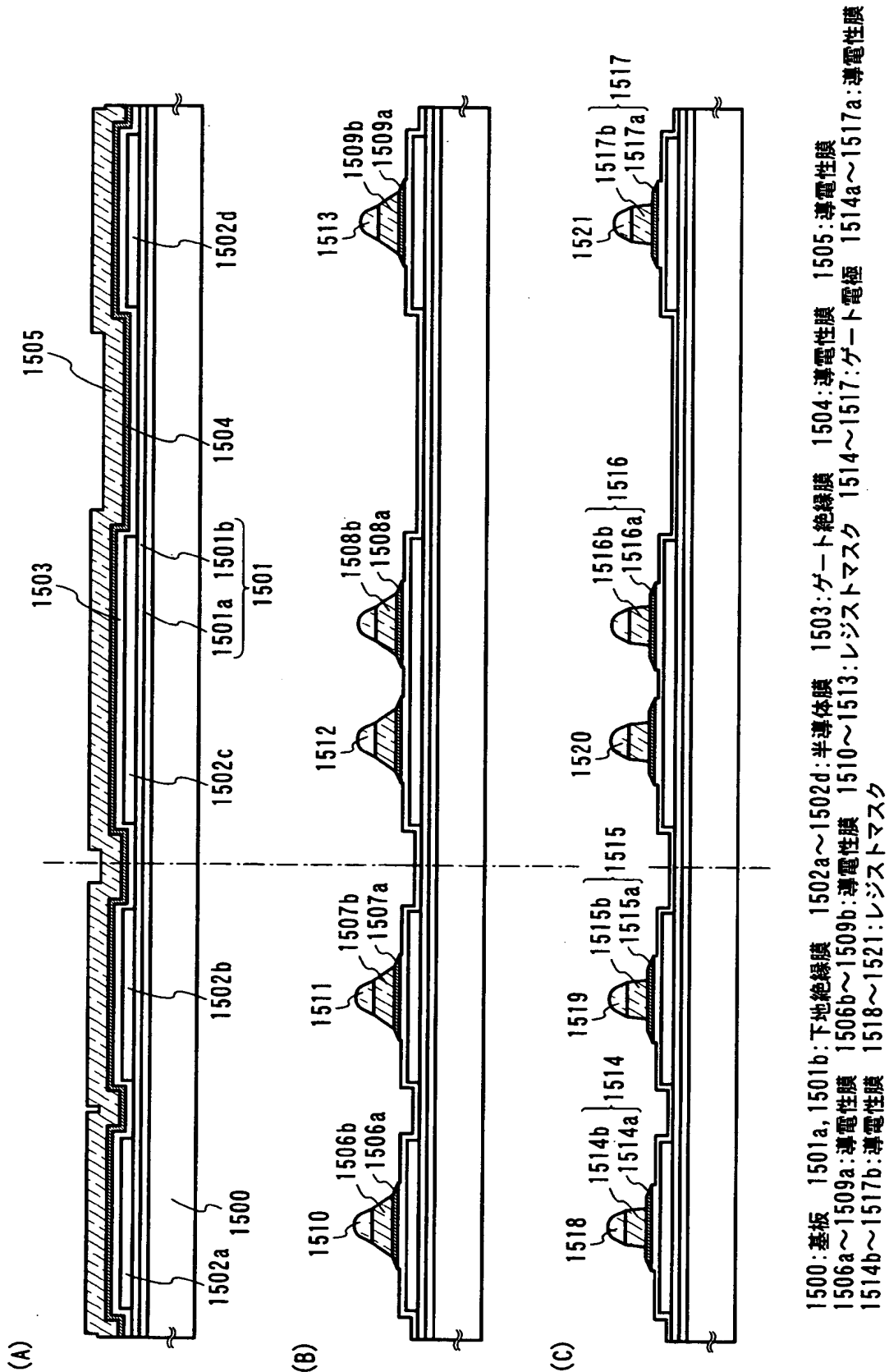
【図 4】



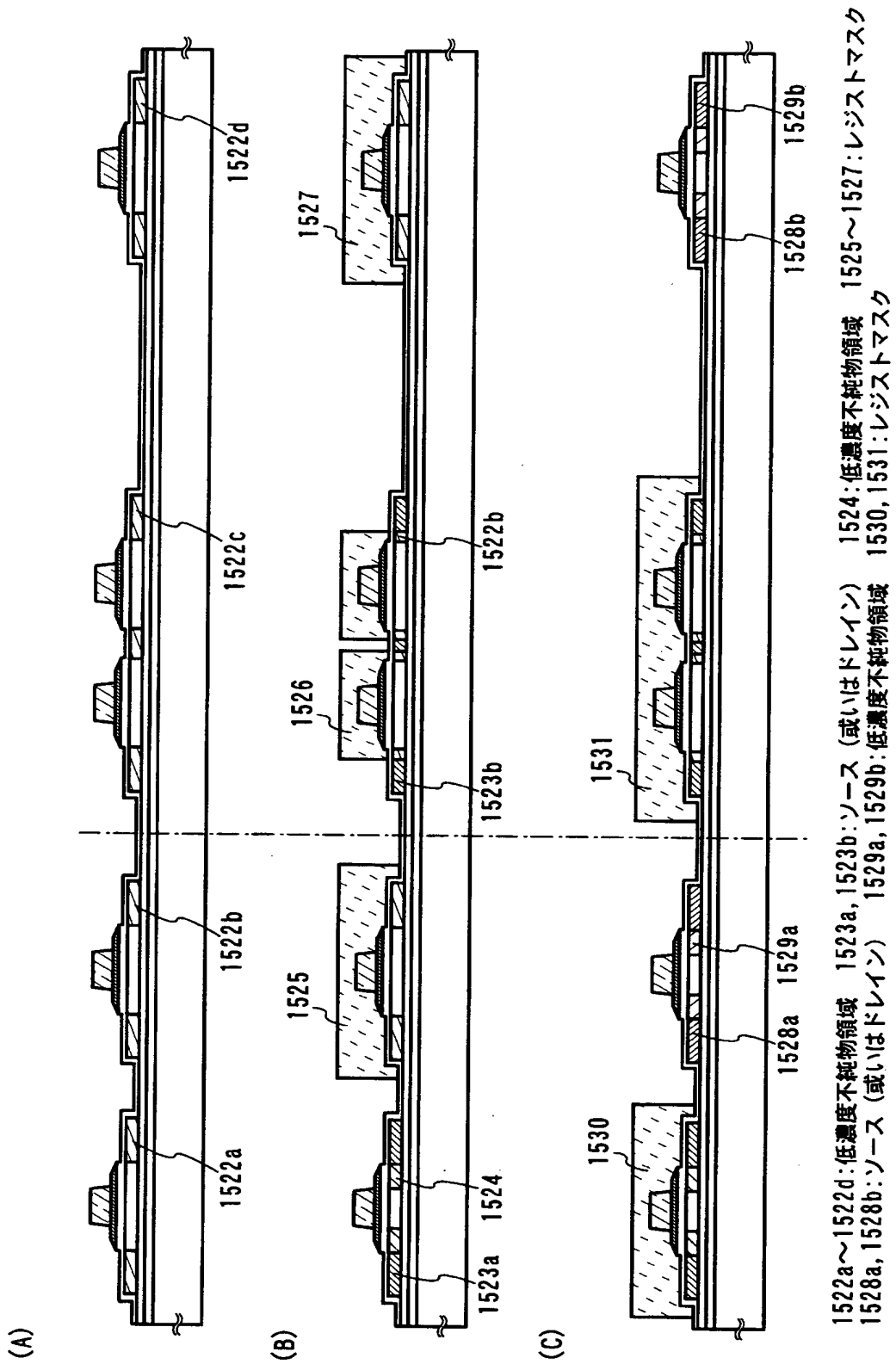
【図 5】



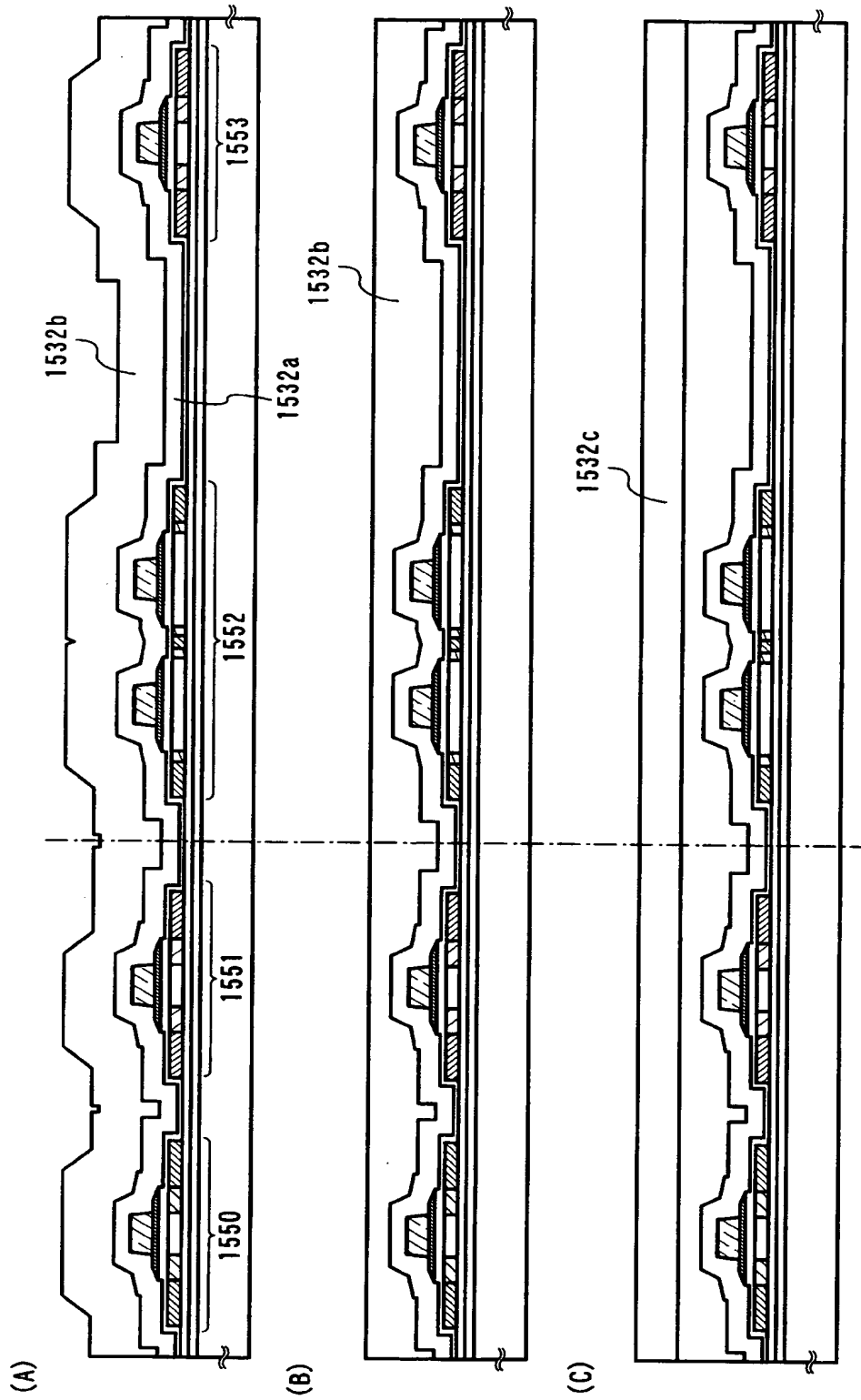
【図6】



【図7】

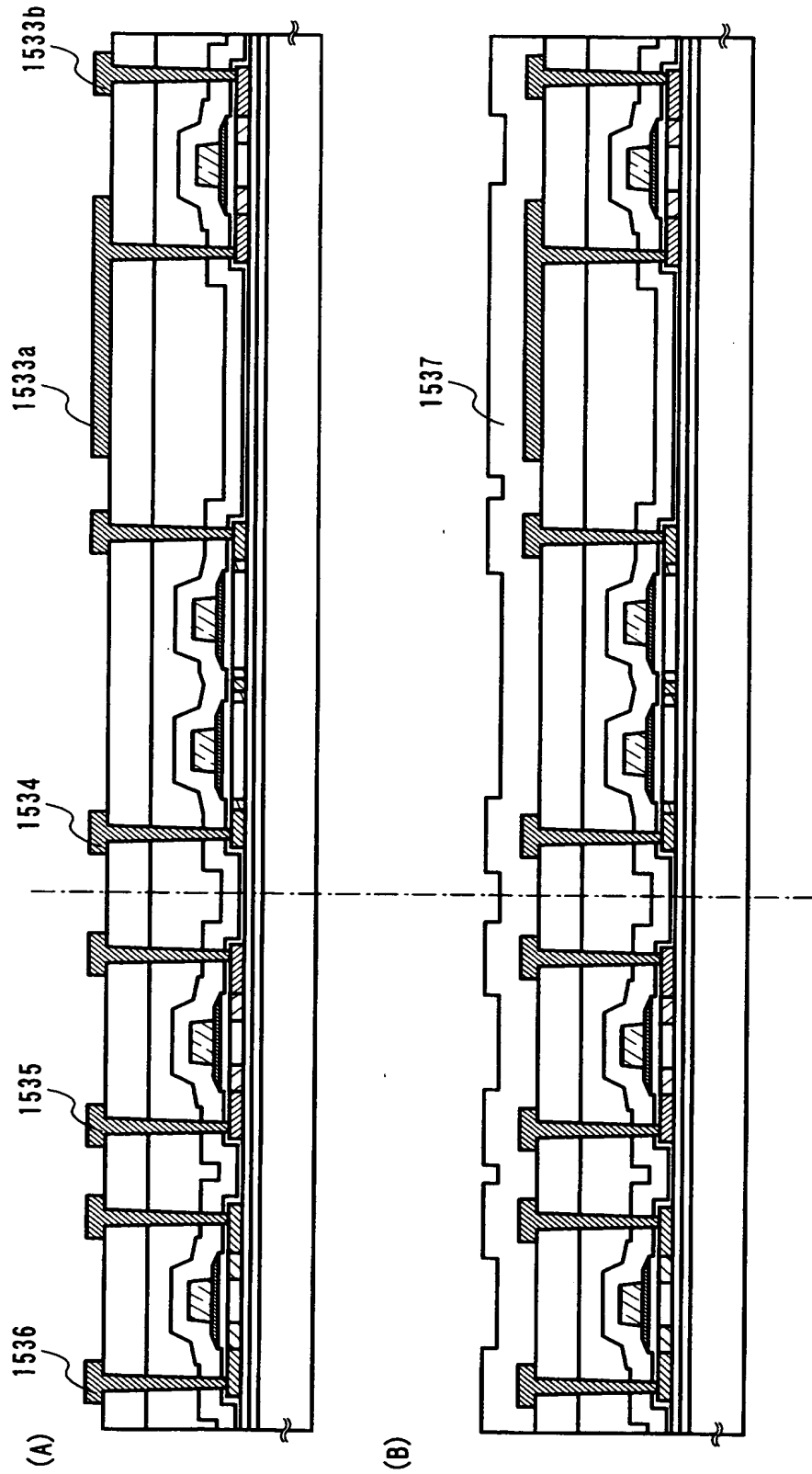


【図 8】



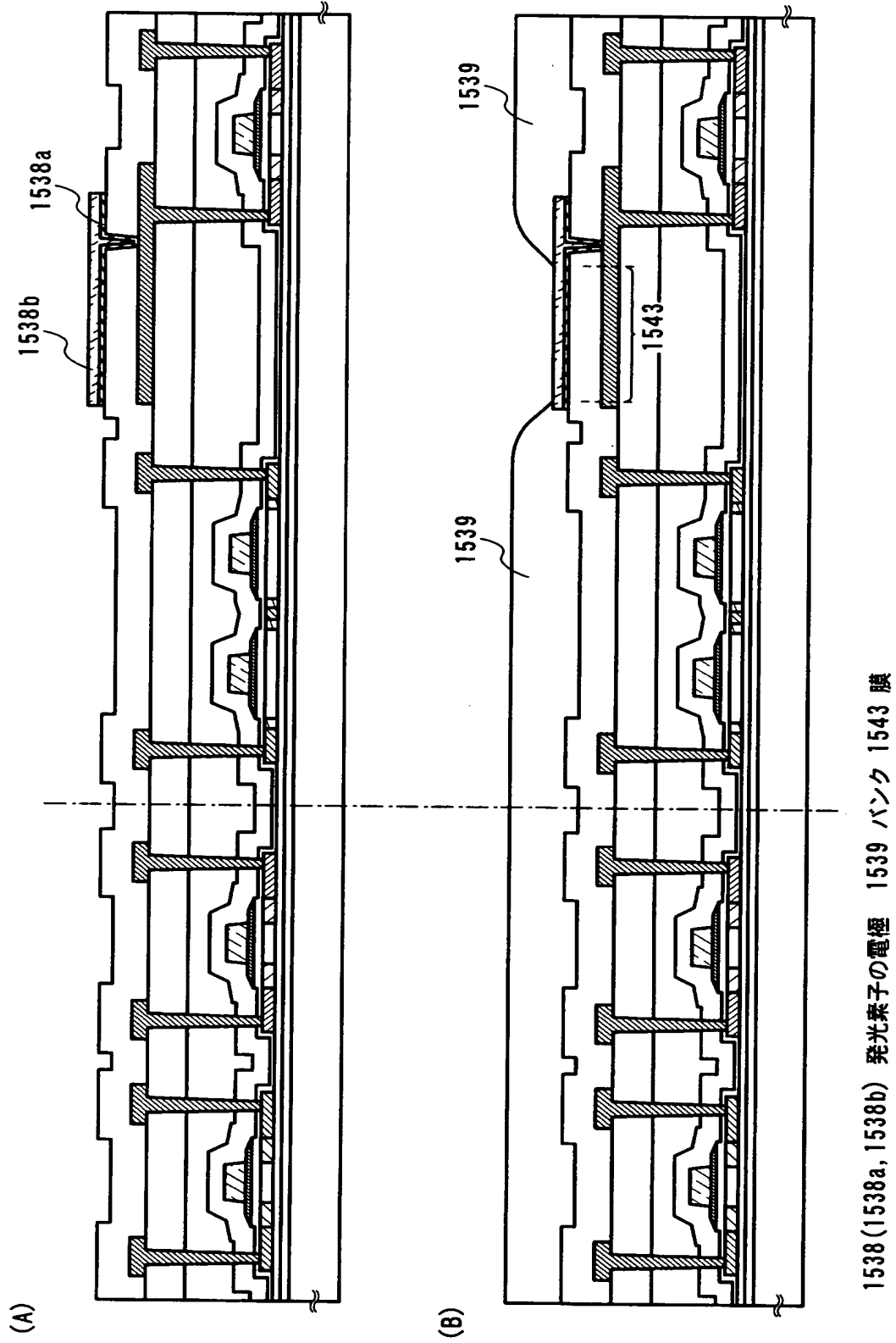
1532 (1532a, 1532b, 1532c) 第1の層間絶縁膜 1550~1553: TFT

【図 9】



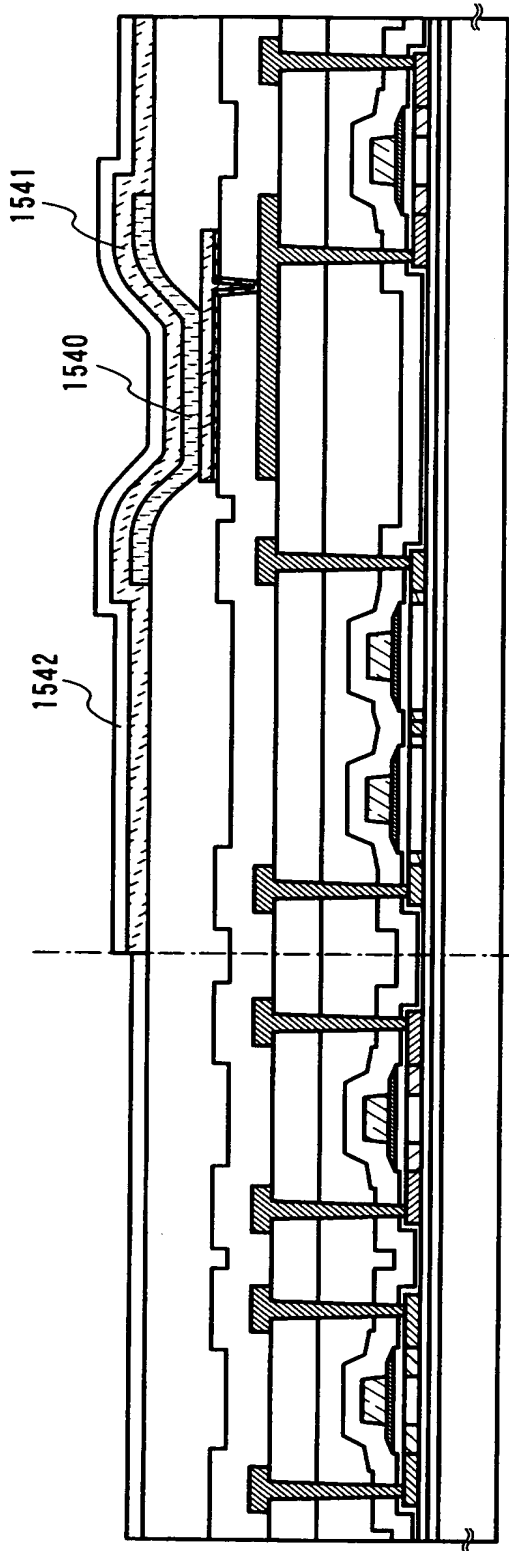
1533(1533a, 1533b) ~ 1536 配線 1537 第2の導電性膜

【図 10】



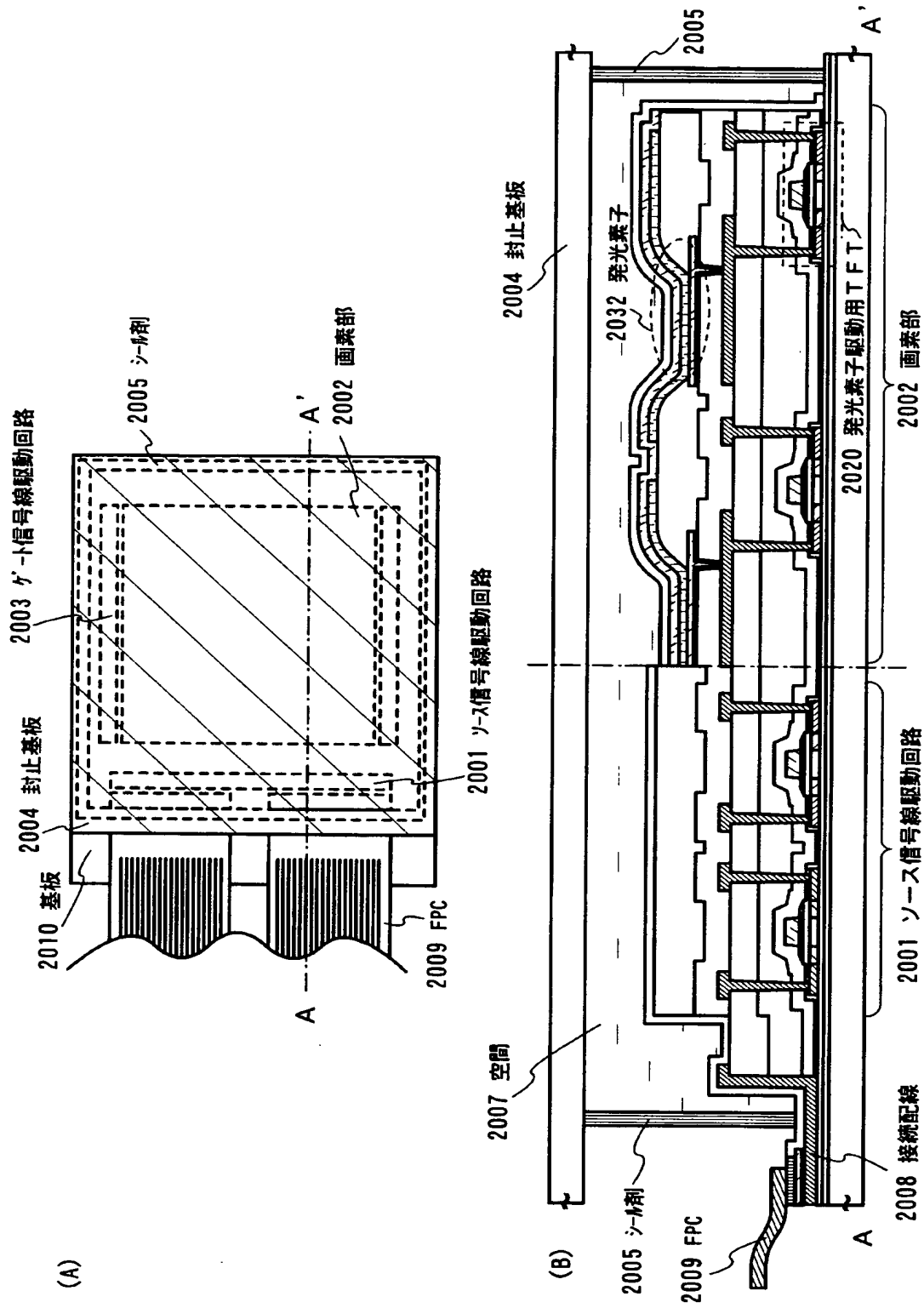
【図 11】

(A)

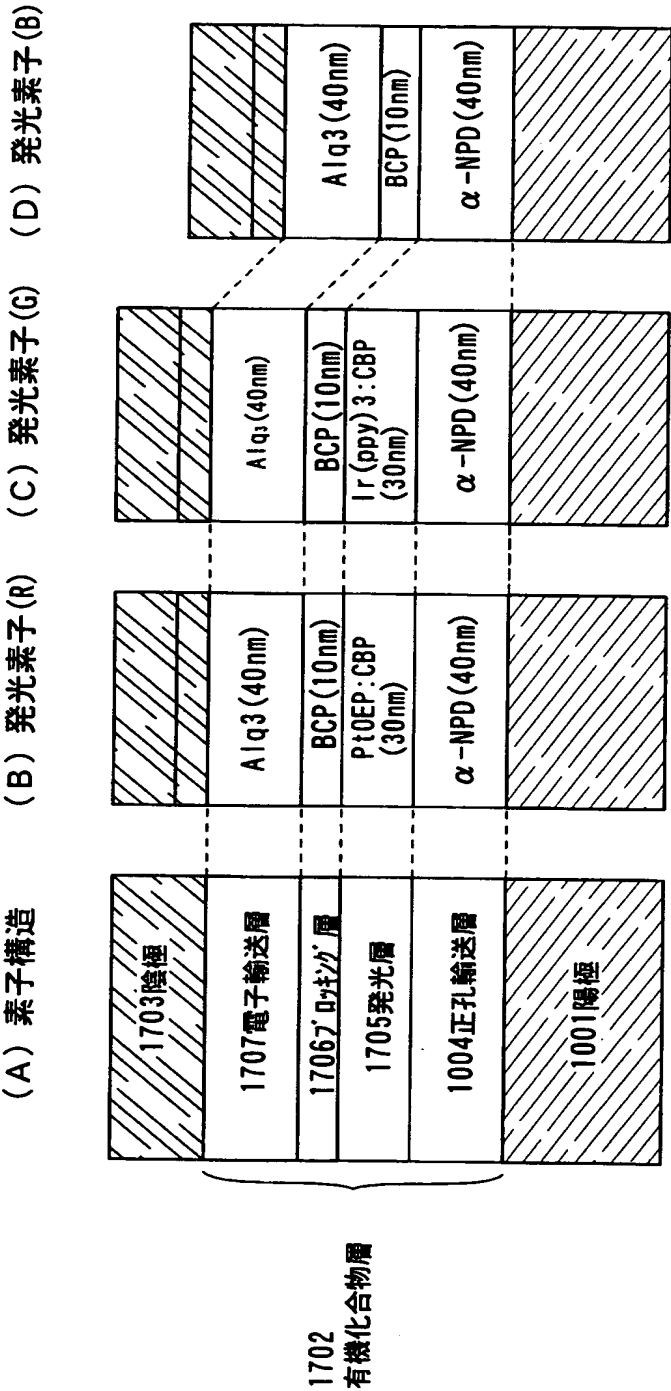


1540 有機化合物層 1541 発光素子の電極 1542 保護膜

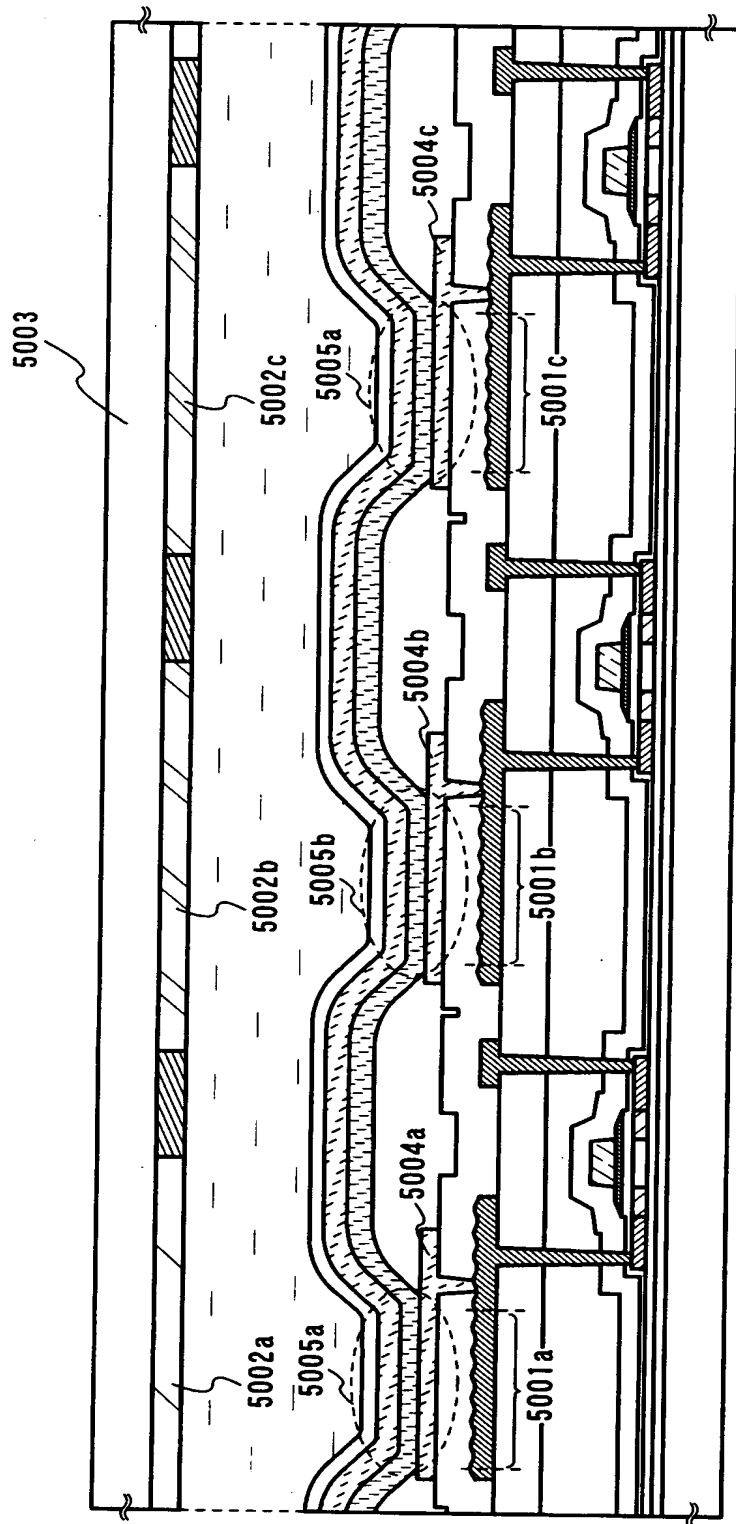
【図 12】



【図13】

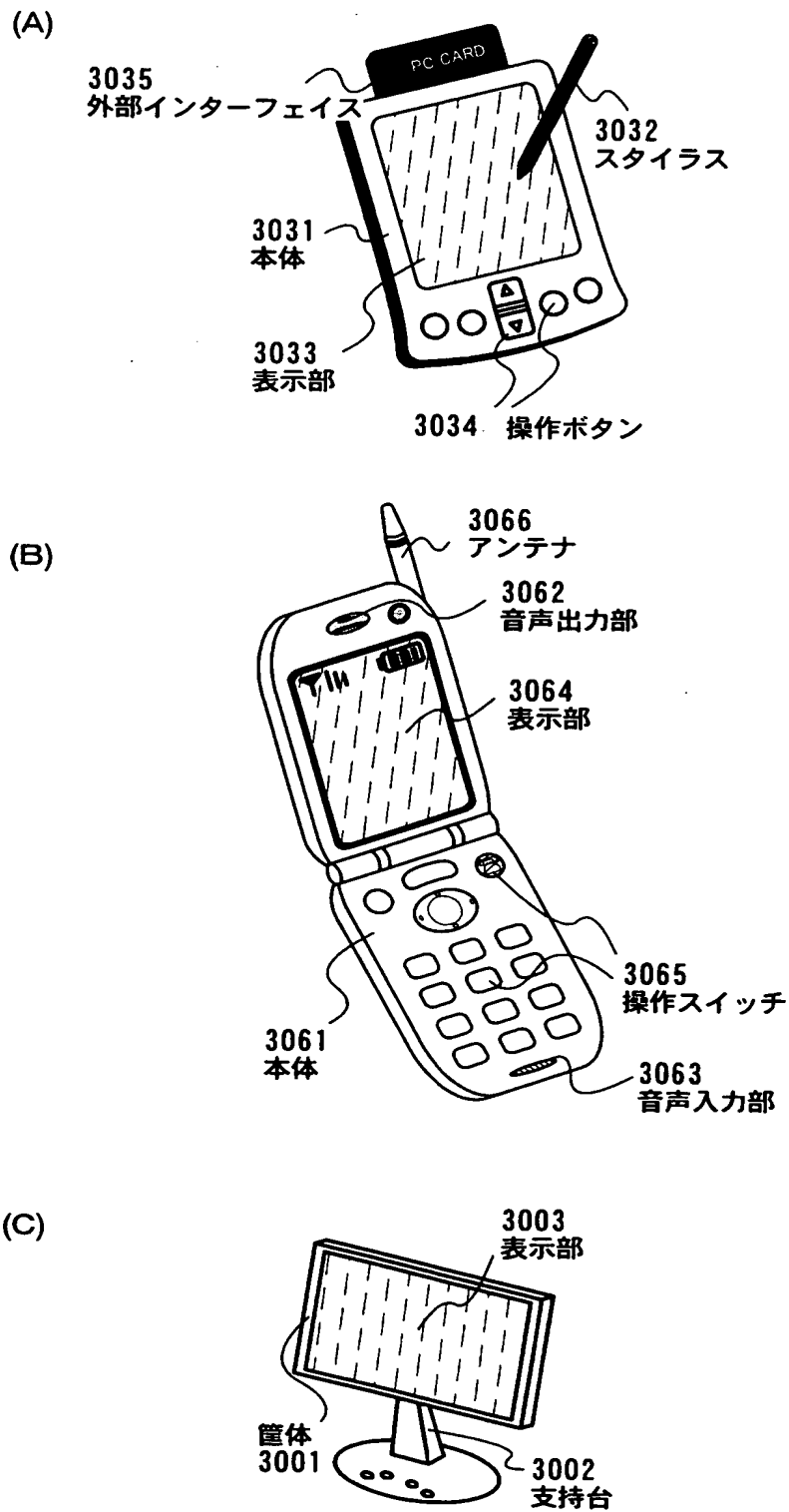


【図 14】



5001(5001a, 5001b, 5001c) 膜 5002(5002a, 5002b, 5002c) カラーフィルター 5003 対向基板
5004(5004a, 5004b, 5004c) 発光素子の電極 5005(5005a, 5005b, 5005c) 発光素子

【図 15】



【書類名】 要約書**【要約】**

【課題】発光装置において、発光素子の下部の膜表面は平坦性を有することが好ましい。従って、膜を成膜後に膜表面を平坦化するなどの処理が施される。本発明では、このような平坦化を容易にできるような発光装置の構造を提案する。

【解決手段】第1の膜の上に形成された配線と同じ層で第2の膜を作製する。これにより配線形成時に第1の膜のうち、発光素子の下部になる部分がエッチングされ、第1の膜表面に凹凸が形成されてしまうことを阻止できる。また第2の膜を設けることにより第3の膜の表面高さが上がり局所的な平坦化ができるようになる。

【選択図】 図1

特願 2 0 0 2 - 3 5 7 5 5 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 5 3 8 7 8]

1. 変更年月日

1 9 9 0 年 8 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷 3 9 8 番地

氏 名

株式会社半導体エネルギー研究所